

研究タイトル：

高性能低消費電力を目指した計算機アーキテクチャ

氏名： 北島 宏之／KITAJIMA Hiroyuki E-mail： Kitag@sendai-nct.ac.jp

職名： 教授 学位： 博士(情報科学)

所属学会・協会： 情報処理学会,日本機械学会,IEEE

研究分野： コンピュータ・アーキテクチャ

キーワード： ①計算機アーキテクチャ,②並列計算機システム,③コンパイラ

技術相談
提供可能技術：
・計算機システム構成技術
・ソフトウェア開発技術



研究内容：

研究課題

- 関数型計算機アーキテクチャ
- 再構成可能計算機アーキテクチャ
- 並列分散計算機システム

研究シーズ

●高性能低消費電力計算機アーキテクチャ

現在の計算機は、主としてRISC型やCISC型の計算機アーキテクチャに基づいている。一般に、これらの計算機アーキテクチャに基づく計算機において処理されるプログラムは逐次プログラムであり、その処理も逐次的な命令処理を基本としている。そのため、これらの計算機を多数利用する並列計算機においても、プログラムの細粒度並列性を利用することは困難であり、並列プログラム記述も利便性が高いとは言い難い。一方、関数型アーキテクチャやデータフロー型アーキテクチャは並列処理が容易な計算機アーキテクチャとして知られており、これらアーキテクチャに基づく計算機ではプログラムから抽出される細粒度並列性を自然に利用可能である。しかし、関数型プログラムやデータフロープログラムなど並列型プログラムの記述は容易ではなく、その利用を制限している。

本研究では、これらの問題に対して、関数型プログラムを高速並列処理するためのクラスタ化並列簡約システム(Fig1)とデータ参照局所性を利用するタスク割り当て手法、さらに逐次型プログラミング言語で記述されたプログラムを関数型プログラムに変換するためのコンパイラについて研究を行い、それらの有効性を示してきた[1,2]。このように本研究では、計算機のハードウェアからソフトウェアまで幅広い分野に亘り、プログラムの高速処理を目的として、計算機の高性能化と、高効率化による低消費電力化のための手法の提案、及び技術開発を進めている。

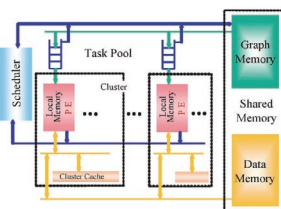


Fig1. Clustered Parallel Reduction System

- [1]日下 他, “関数型アーキテクチャのためのコンパイラに関する研究”,平成20年度電気関係学会東北支部連合大会講演論文集,2F21,p.225,2008
[2]北島 他, “並列グラフ簡約システムにおけるタスク割当て手法とメモリ参照局所性評価”,情報処理学会論文誌,Vol.37,No.11,pp.2020-2029,1996.

提供可能な設備・機器：

名称・型番(メーカー)

名称・型番(メーカー)	